

基于 ZYNQ 处理器的高速行波采集装置研究与实现

都磊, 周东杰, 郝慧贞, 牟涛
(许继电气股份有限公司, 河南 许昌 461000)

摘要: 通过研究基于电子式互感器的分布式行波测距系统, 提出一种基于 ZYNQ 的行波测距高速采集系统的实现方案, 研究了其实现的关键技术。首先, 介绍了高速采集单元的实现原理和系统架构, 通过 ZYNQ 内部的 AXI 总线实现了一种高速 AD 数据在 CPU 和 FPGA 之间 DMA 交互的方法; 其次, 设计了一种余数均摊算法, 解决了 AD 采样间隔不均匀影响行波测距精度的问题; 最后, 提出了一种 FPGA 硬件实现的相位调节算法, 可以有效消除行波相位误差的同时, 大大降低 CPU 运算负荷。产品经过挂网运行及测试, 精度和可靠性都达到了国内领先水平。

关键词: ZYNQ; 行波测距; DMA; 高速采集单元; 余数均摊; 相位补偿

Research and Implementation of High Speed Traveling Wave Data Acquisition System Based on ZYNQ CPU

DU Lei, ZHOU Dongjie, HAO Huizhen, MU Tao
(Xuji Electric Co., Ltd., Henan Xuchang 461000, China)

Abstract: In this paper, a kind of implementation scheme for a high-speed traveling wave ranging acquisition system based on ZYNQ is proposed by studying a distributed traveling wave ranging system based on electronic transformers, and the key technologies for its implementation are studied. Firstly, the implementation principle and system architecture of the high speed acquisition unit are introduced. A method of high-speed AD data DMA interaction between CPU and FPGA is implemented through the AXI bus inside ZYNQ; Then, the problem of affecting travelling wave ranging acquisition due to uneven AD sampling is solved by way of designing residual averaging algorithm; Finally, a kind of phase adjustment algorithm achieved by FPGA is proposed which can, at the same time of effectively eliminating travelling phase error, reduce greatly CPU calculation load. Both accuracy and reliability of the product have reached advanced level in China through network operation and testing.

Keywords: ZYNQ; travelling wave ranging; DMA; high speed acquisition unit; remainder equalization; phase compensation

0 引言

分布式的行波测距高速采集装置负责对电子式互感器输出的小信号进行高速数据采集, 数据存贮, 接受行波测距主机的召唤将故障时刻的录波上送到测距主机, 并配合行波测距主机完成故障点的定位, 广泛应用于智能变电站的故障诊断和故障定位。研究高速采集单元对于行波测距具有重要意义^[1-2]。

分布式的高速采集单元用于采集罗氏线圈转换过来的一次电流的小信号, 并对小信号的故障波形进

行录波, 将录波信号上送主机进行测距运算。高速采集单元的采集速度越高, 则测距的精度越高。行波传播速度与线路参数以及线路行波的主要频率成分有关, 实际速度接近光速。假定按照经验值 $300 \text{ m}/\mu\text{s}$ 来计算, 如果采集单元的采样间隔为 $1 \mu\text{s}$, 即采样速率为 1 MHz , 则测距精度最小分辨率为 300 m 。按照国家电网要求, 线路长度在 300 km 以下, 双端测距误差小于 500 m ; 线路长度在 300 km 以上, 双端测距误差小于 1000 m 。考虑各种误差因素, 为了提高测距精度, 需要高速采集单元的采样速率最少

收稿日期: 2023-10-30

基金项目: 国家自然科学基金(51877090); 国家电网有限公司科技项目(5500-202099517A-0-0-00)。

为 2 MHz,即测距精度最小分辨率到 150 m^[3]。

ZYNQ 的全称 Zynq-7000 All Programmable SOC (system on chip)。Zynq-7000 系列是 Xilinx 公司推出的全可编程片上系统(all programmable SOC, APSoC),包含处理器系统 (processing system, PS)和可编程逻辑(programmable logic, PL)两部分。Zynq SOC 整合了 ARM 双核 cortex-A9 处理器和 Xilinx 7 系列 FPGA 架构,也就是说 ZYNQ 实际上是一个片上系统(system on chip, SOC),因此使得他不仅拥有专用集成电路(application specific integrated circuit, ASIC)在能耗、性能和兼容性方面的优势,而且具有现场可编程门阵列(field-programmable gate array, FPGA)硬件可编程性的优点。同时将处理器的软件可编程性与 FPGA 的硬件可编程性进行完美整合,以提供无与伦比的系统性能、灵活性与可扩展性。该新型器件的可编程逻辑部分基于赛灵思 28 nm 工艺的 7 系列 FPGA。

采用 ZYNQ 芯片作为分布式行波信号高速采集装置的主控芯片具有以下优点

- 1) ZYNQ 芯片功耗低,将 FPGA 和 ARM 集成到一片芯片上,有利于减小印刷电路板(printed circuit board, PCB)板卡面积,采集装置可以小型化,方便就地安装。
- 2) 由于采集单元就地化安装,周围电磁环境复杂,电磁兼容(electromagnetic compatibility, EMC)要

求较高。而 FPGA 和 ARM 集成到一个芯片的 SOC 架构,能大大提升采集单元的电磁兼容能力。

3) ZYNQ 芯片 FPGA 和 ARM 间有高带宽的直接内存访问(direct memory access, DMA)通道,便于数据在 FPGA 和中央处理器(central processing unit, CPU)之间快速搬移,方便采集单元实现高采样率和大数据量的信号处理^[4]。

1 分布式行波测距的基本架构

分布式的测距系统架构见图 1。测距主机和采集子机之间有 3 种数据传输方式,分别是 SV 数据流、录波数据流和对时同步信号。其中 SV 数据流实现实时 SV 采样信息数据的通信传输,作为测距主机判断故障发生的依据;录波数据流实现故障录波报文数据的通信传输,方便主机进行测距分析。同步信号数据流则通过同步采样的时间报文实现测距主机和各个采集装置之间的采样同步,实现数据采集和发送的同步。主机和子机通过握手的方式实现数据的交换,采集主机监视各个子机的实时数据,一旦线路发生故障,则主机通过故障时刻定位故障点,并向各个子机发送数据召唤,子机将故障时刻的录波数据上传到测距主机。主机汇总各个子机的故障录波数据定位行波的波头,并根据数据计算出故障位置。其中采集子机的性能是关键,其对行波信号采集的幅值和相位精度决定了测距定位的精度^[5]。

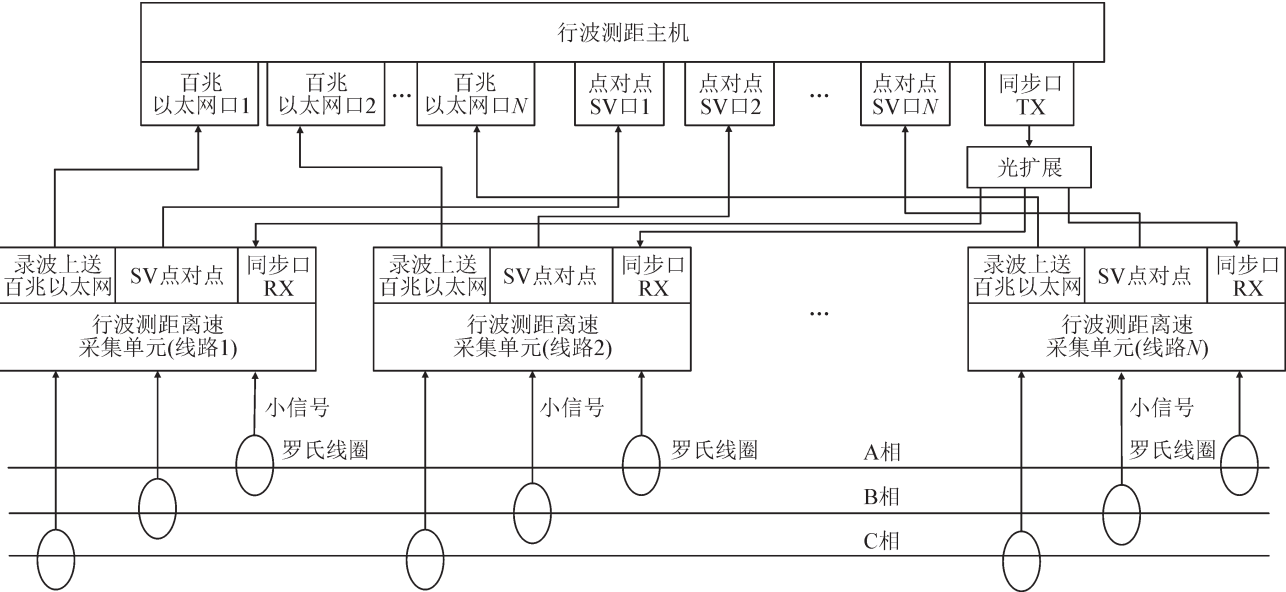


图 1 分布式行波测距系统
Fig. 1 Distributed traveling wave ranging system

2 高速采集单元的实现原理

2.1 高速采集单元的系统架构

高速采集单元采用 XILINX 公司的 ZYNQ 芯片

作为主控芯片,其型号为 xa7z010。xa7z010 是一款集成了 ARM+FPGA 架构的 SOC 芯片。PS 单元(处理器系统单元)对应为 ARM 处理器。PL 单元(可编程逻辑单元)对应为 FPGA, FPGA 内构建采集处

理逻辑单元,用于数据采集及数据相关处理,通过SOC内部的AXI_HP接口与DDR RAM相连。基于此硬件架构,设计了一种高速的数据直接内存存取(direct memory access, DMA)方式,采用数据+描述符的数据存储结构,通过内存共享技术实现PL与PS侧的数据交互,实现AD采样数据的DMA高速搬运,提高数据吞吐能力。

高速采集单元的具体实现架构见图2,高速ADC通过PL端的逻辑控制,将采样数据和采样

时间戳成帧的格式存放在本地FIFO,由于采样率较高,且单个采样点的位宽为16Bit,造成AD采样数据量较大,因此采样数据通过AXI总线通过DMA的模式直接上送到DDR RAM的缓存空间,ZYNQ芯片内部通过我们PL端设计的高效DMA控制器实现高速的数据交换,速率快,而且不占用CPU的资源。PS端在DDR RAM中获取采样数据。并将数据编码为录波数据,通过以太网口上送给主机。

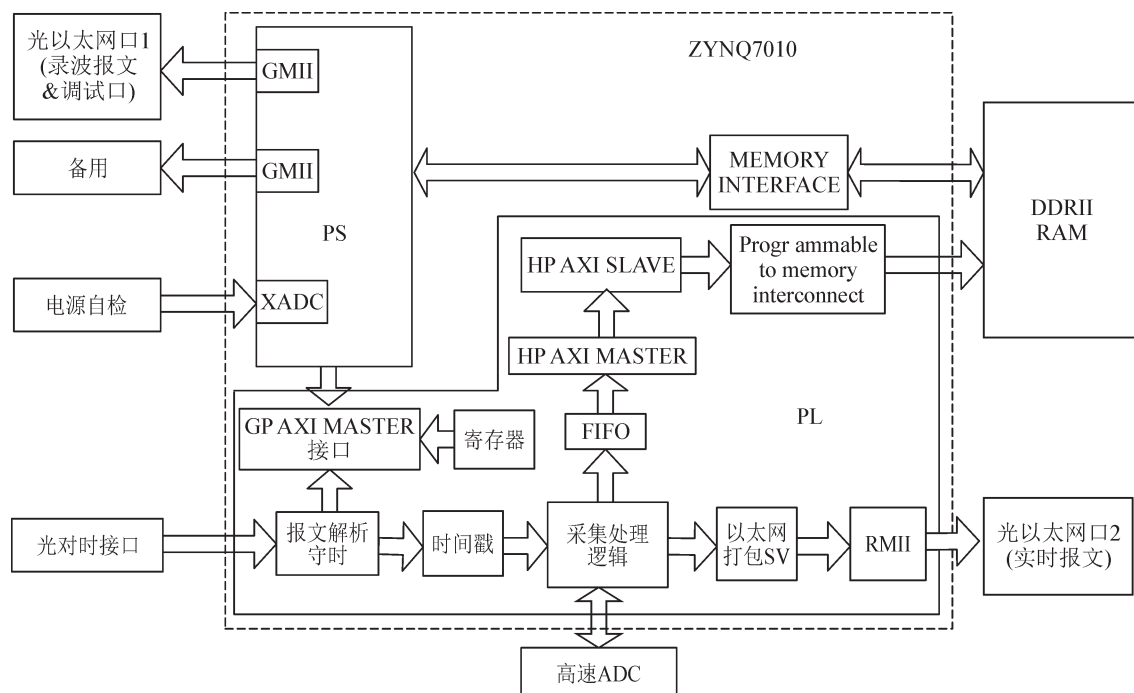


图2 高速采集单元系统架构图
Fig. 2 Frame architecture diagram of high speed acquisition unit system

高速对时接口接收主机发来的对时信号,并对对时信号进行解析,得到时钟同步信号,用于同步高速采集单元和主机的时间,保证行波信号采样时刻的准确性。

2.2 基于FPGA的DMA高速数据通道的实现

AXI总线是一种面向高性能、高带宽、低时延的片上总线。由于AD采样率高,数据量巨大,本文采用AXI4接口,通过64位并行数据总线和高频同步时钟构建8G/S的数据带宽,实现FPGA侧行波AD采样数据到CPU的高速传输通道。

整个系统的DMA控制器通过PL端的FPGA逻辑实现,控制器作为主设备实现对DDR操作。功能实现原理见图3。在DDR内存侧分别开辟描述符环和AD数据帧两个存储空间,缓存地址通过配置可以实时修改从而实现后期数据块的位置调整。一帧BD(buff descriptor)即描述符缓存,对应一帧AD采样数据帧。一帧AD数据帧包含128个点

的AD的采样值及采样时间戳。ZYNQ的PL(FPGA)端,通过AXI_HP通道先将AD采样数据帧写入DDR RAM对应的缓存空间,然后将BD描述符写入另外的缓存地址空间。内存中BD描述符与AD数据帧是一一对应关系。

其中描述符环是循环存放的,最大支持64个描述符数据,描述符中存储相应AD数据帧的地址信息、报文长度信息和时间信息等。CPU(PL)通过DDR控制器,先读取BD描述符信息,然后根据解析出AD报文的地址信息,长度信息等找到对应的AD数据报文帧,进行处理。

PS侧与PL侧通过首尾指针寄存器的方式实现报文读写的高速交互,避免出现读写冲撞等问题。其中首指针由PL侧维护,指向DDR的BD帧写地址。尾指针由PS侧维护,指向DDR端BD帧的读地址。如果首指针追上尾指针,表示缓冲区为空,反之表示有新数据。PS侧通过对首尾指针进行比

对,判断是否有数据更新,并对数据进行处理。PL端对首尾指针比对,当尾指针要追上首指针则表示数据缓冲区已满,如果继续写数据会有数据溢出,此时应停止数据的写操作。

通过这种首尾指针交互的方式实现数据搬移,可以有效利用内存空间,保证数据寻址的可靠性,并能有效解决数据读写冲突问题,防止数据丢帧溢出等问题,保证了数据传输的可靠性,方便上层软

件实时监控内存数据状态并进行数据分析和处理,在不过多占用CPU的软件开销的前提下实现了数据的高效率传输和交互。

采集单元的采样速率较高,数据量较大,采用AXI总线在FPGA和CPU之间实现高速的DMA功能,能够大大提高FPGA和CPU之间高速AD采样数据及以太网数据的吞吐的可靠性,满足设计要求^[6]。

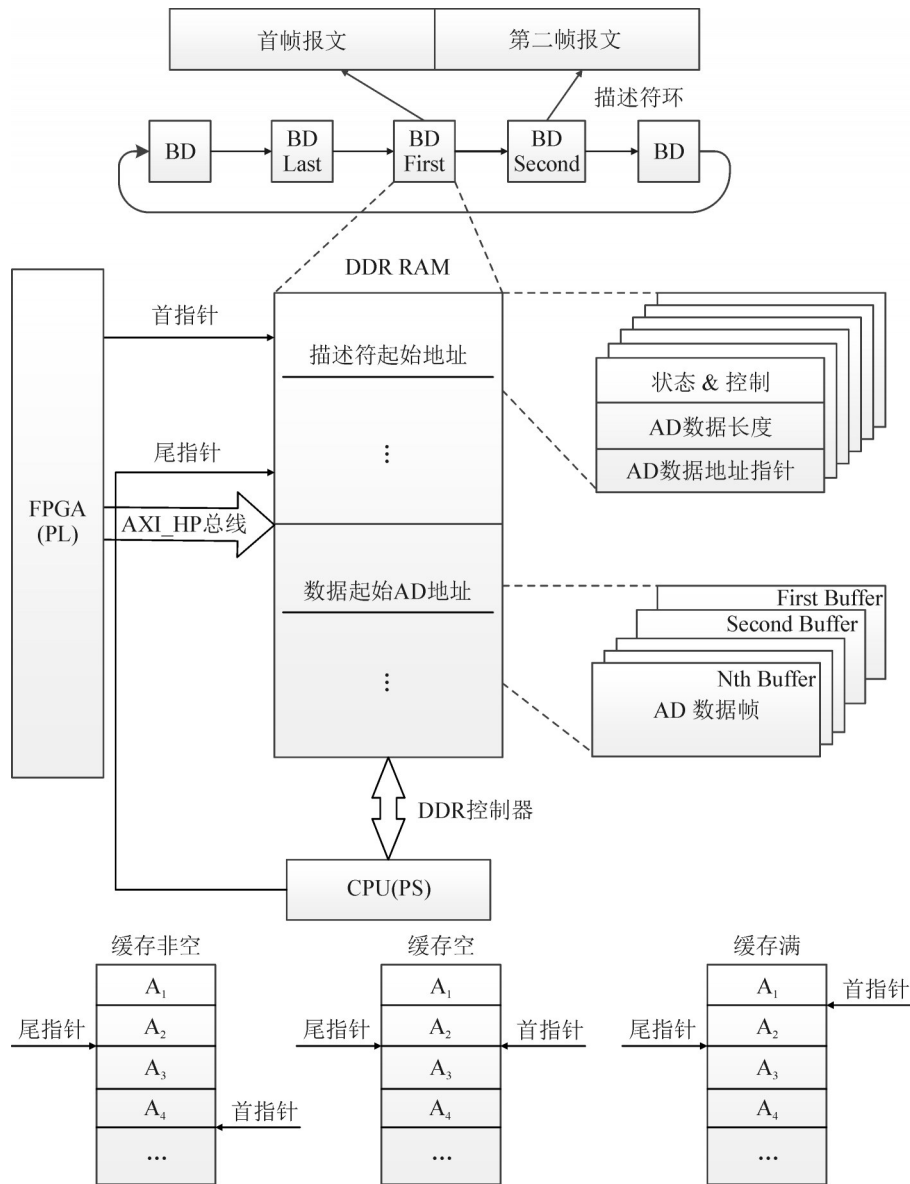


图3 DMA的实现原理
Fig. 3 Implementation principle of DMA

2.3 高速ADC

高速ADC采用的是ADI公司的高速SAR型高速ADC: AD7961。AD7961是一款16 bit的ADC,单通道模拟输入,最高采样速率可以达到5 Msps。为了满足测距的精度要求,需要工作在2M的采样率。高速ADC和FPGA之间采用串行接口实现采样数据的读取。其中CNV(采样转换)信号是采样

触发信号,由FPGA定时触发给AD,每500 ns触发一次,当信号触发采样后,AD完成一次AD采样转换。FPGA读取AD输出的串行DATA数据,并通过AD提供的DCO时钟信号作为同步信号,转换成并行的采样数据。为了方便采样数据的行波测距运算,每个采样点都要对应一个采样时刻,即采样的时间戳,用于行波波头的计算。采集数据和时间

截在 FPGA 侧缓存,并通过高速 DMA 通道上送给 CPU,由 CPU 进行采样数据的处理。

3 高速数据采集余数均摊算法

为了提高测距精度,需要 AD 的采样点与系统时间戳精准的对应。高速采集单元的采样同步信号 COV 是由秒脉冲精确分频产生的,秒脉冲一秒一次,由测距主机提供的同步对时 B 码信号,经过 FPGA 解码后获得^[7-9]。

为了方便定位故障点时刻,采样同步信号需要与秒脉冲对齐,同步信号由本地晶振对秒脉冲分频产生。由于本地晶振误差的原因,分频的采样信号与秒脉冲往往无法严格对齐。每一秒的最后一个点 S_N 理想情况下是与秒脉冲对齐的,但是由于晶振累积误差, S_N 往往落在 PPS 的前面或者后面,如图 4 所示,即 S_N 或者 S_{N+} 。这样会造成当前秒脉冲的最后一个采样点与下一次秒脉冲的第一个采样点冲突。如果不进行处理,假如故障行波的波头正好对应这个点,就会造成比较大的误差。为了解决这个问题,设计了一种余数均摊算法,来消除这种采样误差。

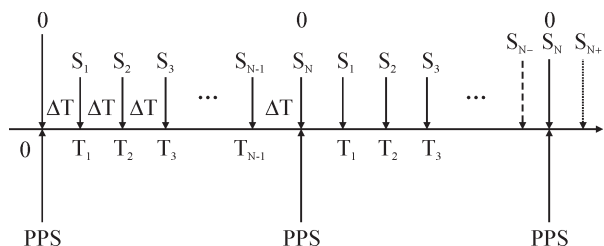


图4 未均摊前的采样间隔
Fig. 4 Sampling interval before equalization

首先采用 FPGA 的本地晶振对秒脉冲间隔进行计数,晶振为 50 MHz,理论上 1 s 的计数值应该为 50 M,先标记此值为 CNT_{50M} 。但是晶振因为偏差实际计数值为 CNT_{pps} ,二者之间的偏差为

$$CNT_{differ} = |CNT_{pps} - CNT_{50M}| \quad (1)$$

这个偏差值为一秒的累计误差,但是一秒内总共共有 S_N 个采样点,所以为了采样时刻能够和秒脉冲对齐,需要在下一秒的采样点上对采样间隔 ΔT 计数值进行均摊,将晶振的累计误差消掉。

实际上按照一般的晶振 50~100 个 PPM 的误差来说,这个值不是很大,50 M 的晶振其计数误差在几十个时钟的偏差值。所以要将这几十个误差均摊到 2 兆个采样点上,采取的措施是隔 M 个采样点补一个值的方法,这个值根据 $CNT_{pps} - CNT_{50M}$ 的正负来判定是加还是减。

每秒钟的采样点数为 S_N 。则:

$$S_{DIVIDER} = S_N / CNT_{differ} \quad (2)$$

$$S_M = S_{DIVIDER} (CNT_{pps} \geq CNT_{50M}) \quad (3)$$

$$S_M = -S_{DIVIDER} (CNT_{pps} < CNT_{50M}) \quad (4)$$

均摊后的均匀采样间隔见图 5。图中: ΔT 为 AD 的采样间隔时间; $S_M, S_{2M}, S_{3M} \dots$, 为需要补 1 的采样点。也就是每间隔 S_M 个采样点需要对采样间隔时间补 1 个时钟。这样一秒的累积误差 CNT_{differ} 就均匀的分摊到所有的采样周期上了,而且采样周期之间的离散性非常小,采样间隔非常均匀,避免了由于晶振累积误差造成个别点采样时刻离散较大,影响到行波测距精度^[10-11]。

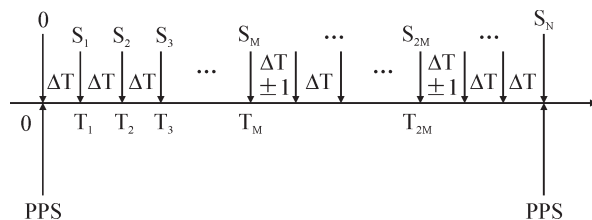


图5 均摊后的均匀采样间隔
Fig. 5 Sampling interval after equalization

4 高速行波的相位还原算法

由于电子互感器罗氏线圈的误差以及硬件滤波回路的存在,以及数据传输及软件处理延时等原因,导致采集单元采集到的行波信号与原始信号存在相位误差,这种误差的存在对故障定位有很大的影响。目前电子式互感器用来消除相位误差的方式普遍采用拉格朗日插值定理。拉格朗日插值定理是一种比较成熟的方案,但是存在着运算量比较大,算法比较复杂等缺点,要做大量的乘法和除法运算,按照目前行波测距每秒两兆赫兹采样频率,会占用处理器绝大部分的运算资源。一般的 FPGA 或者低性能的嵌入式处理器很难完成这样的工作,因此寻找一种简单高效,又能够满足要求的行波相位调节方法,具有非常重要的意义。设计了一种算法,通过 ZYNQ 内部的 FPGA 逻辑来实现^[12-13]。

整个算法推导源于一种相位调节模拟电路,见图 6,其参数 $R_1 = R_3, R_2$ 采用可调电阻,其阻值和系统相移呈线性关系,其中 $0 < R_2 < 2R_1$ 。这种电路通过调节 R_1 的阻值能够实现相位同步补偿功能^[14-16]。

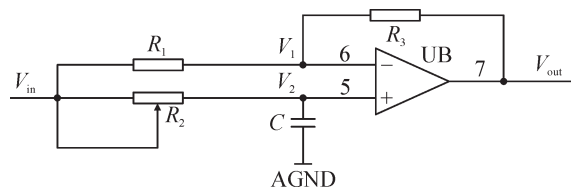


图6 一种调相电路
Fig. 6 Phase adjustment circuit

由于电路的反馈与增益成正比,所以在电阻调节过程中,其幅值不会发生变化,所有有非常优秀的幅频特性。把图 6 所示的模拟电路通过拉普拉斯变化,得出其传递函数为

$$H(S)=V_{out}(S)/V_{in}(S)=(-Y_1\times S+Y_2)/(Y_3\times S+Y_4)\quad(5)$$

其中: $Y_1=R_2\times R_3\times C$, $Y_3=R_1\times R_2\times C$, $Y_2=Y_4=R_1$ 。

通过双线性变换法,将其转换为 Z 域的传递函数,具体方法是将整个频率轴上的频率范围压缩到 $\pm\pi/T$ 之间,再用 $z=e^{sT}$ 转换到 z 平面上。令: $s=\frac{2}{T_s}\times\frac{1-z^{-1}}{1+z^{-1}}$,将其代入到 $H(S)$ 中有:

$$H(Z)=-A+Z^{-1}/1+(-A)\times Z^{-1}\quad(-1<A<1)\quad(6)$$

其离散域的传递函数为

$$\begin{bmatrix} -A & 1 \\ 1 & -A \end{bmatrix};$$

将传递函数转换为离散域的表达式为

$$Y(n)=X(n-1)+A[Y(n-1)-X(n)]\quad(7)$$

这里通过调节参数 A 的值实现相位调节。通过 Matlab 对系数 $0<A<1$ 范围内的相位曲线和幅值曲线进行仿真,其波形如图 7。

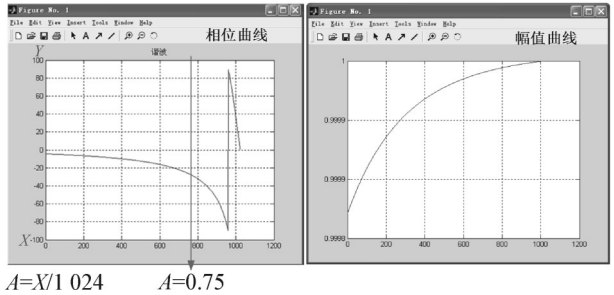


图7 传递函数的幅值曲线及相位曲线
Fig. 7 Amplitude and phase curves of the transfer function

从图 7 可以看出在整个范围内的幅频曲线都非常理想,最大的幅值误差不超过万分之二。在 $0<A<0.75$ 的范围内,相位线性度曲线非常理想。选取 A 的取值范围为 $0<A<0.75$,在整个可调范围内能够实现 $0\sim25.8^\circ$ 的相位调节范围^[17-18]。

通过本算法,能够用来消除行波采集的相位误差,提高采集单元的采样精度。本算法具有非常优秀的相频和幅频特性,调节范围宽,分辨率高,误差小;非常适合处理器或者 FPGA(可编程逻辑器件)编程实现,占用资源少,运算效率高,在一定范围内完全替换拉格朗日插值算法,能够节省 2/3 的运算量^[19-21]。

产品通过博电的 PH02 行波测距效验仪测试其

精度,从 50 Hz 到 200 Hz 的范围内,其测量结果如表 1 所示,从表 1 可以看出其幅值、相位和频率的精度都超过了测距计算要求。

表1 行波采集单元精度实测结果
Table 1 Actual measurement results of acquisition unit accuracy of travelling wave

施加值		实测值				
频率/ Hz	幅值 /A	频率/ Hz	频率 误差/%	幅值/ A	幅值 误差%	相位 误差/'
50	0.1	50.02	0.04	0.101	1	20
	1	50.01	0.02	1.003	0.3	8
	5	50.0	0.00	5.011	0.2	5
5 K	0.1	5.005	0.1	0.101	1	40
	1	5.004	0.08	1.020	2	55
	5	5.002	0.04	5.091	1.8	30
200 K	0.1	200.5	0.25	0.095	-5	86
	1	200.2	0.10	0.996	-4	83
	5	200.2	0.10	4.822	-3.6	65

5 结语

本文提出了一种行波测距高速采集单元的实施方案。充分发挥电子互感器罗氏线圈动态特性好的特点,高速采集单元就地安装,数据分布采集,集中计算,能更精确的采集和还原高频行波。采集单元采用了 ZYNQ 芯片 ARM+FPGA 的 SOC 架构,通过创新的 DMA 数据搬移模式实现 CPU 和 FPGA 的高带宽数据传输。配合高速 AD,实现了行波的高精度和高速度采集,并通过余数均摊和相位补偿算法,消除了采样误差,大大提升了行波测距采集的精度。经过验证,ZYNQ 多核处理器配合 FPGA 的采集单元架构能够很好的测量和定位故障节点,具有较高应用价值^[22-23]。

参考文献

[1] 智能变电站继电保护技术规范:Q/GDW 441—2010 [R]. 2010.
Technical specifications of protection for smart substation: Q/GDW 441—2010[R]. 2010.

[2] 互感器第 7 部分:电子式电压互感器:GB/T 20840. 7—2007 [S]. 2007.
Instrument transformers—Part 7: Electronic voltage transformers:GB/T 20840. 7—2007 [S]. 2007.

[3] 互感器第 8 部分:电子式电流互感器:GB/T 20840. 8—2007 [S]. 2007.
Instrument transformers—Part 8: Electronic current transformers:GB/T 20840. 8—2007 [S]. 2007.

[4] Communication networks and systems in substations—Part8—1: Specific communication service mapping (SCSM) map-

- pings to MMS(ISO 9506-1 and ISO 9506-2) and to ISO/IEC 8802-3;IEC 61850-8-1[S]. 2004.
- [5] UCA. Implementation guideline for digital interface to instrument transformers using IEC 61850-9-2[S]. 2004
- [6] 尹明,田志国,周水斌. 基于Rogovski线圈的数字积分器实用化研究[J]. 电力系统保护与控制,2010,20(16):57-63.
YIN Ming, TIAN Zhiguo, ZHOU Shuibin. Research on practicability of digital integrator based on rogovski coil[J]. Power System Protection and Control,2010,20(16):57-63.
- [7] 牟涛,樊占峰,杨智德,等. 基于电子式互感器的基波相位同步算法研究[J]. 电测与仪表,2018,55(23):67-70.
MU Tao, FAN Zhanfeng, YANG Zhide, et al. Research of fundamental wave phase synchronization based on electronic transformer[J]. Electrical Measurement & Instrumentation,2018,55(23):67-70.
- [8] 牟涛,周丽娟,周水斌,等. 高精度电子式电流互感器采集器的设计[J]. 电力系统保护与控制,2011,39(20):141-144.
MU Tao, ZHOU Lijuan, ZHOU Shuibin, et al. Design of high precision electronic current transformer[J]. Power System Protection and Control,2011,39(20):141-144.
- [9] 牟涛,任志航,樊占峰,等. 基于高性能FPGA的合并单元设计与实现[J]. 电力系统保护与控制,2016,44(19):128-132.
MU Tao, REN Zhihang, FAN Zhanfeng, et al. Realization of the critical technologies merging unit based on FPGA[J]. Power System Protection and Control,2016,44(19):128-132.
- [10] 陈志伟,舒勤. 基于小波包变换的混联配电网故障定位方法[J]. 广东电力,2019,32(1):100-108.
CHEN Zhiwei, SHU Qin. Fault location method for hybrid distribution network based on wavelet transformation[J]. Guangdong Electric Power,2019,32(1):100-108.
- [11] 王振华,牟涛,周东杰,等. 基于电子式互感器的分布式行波测距装置[J]. 电力电容器与无功补偿,2022,43(4):139-144.
WANG Zhenhua, MU Tao, ZHOU Dongjie, et al. Distributed traveling wave ranging device based on electronic transformer[J]. Power Capacitor & Reactive Power Compensation,2022,43(4):139-144.
- [12] 朱涛,杨斌,孙长群,等. 基于OWTS的高压交联电缆短路故障定位方法[J]. 广东电力,2019,32(4):85-91.
ZHU Tao, YANG Bin, SUN Changqun, et al. Short-circuit fault location method for high-voltage XLPE based on OWTS[J]. Guangdong Electric Power,2019,32(4):85-91.
- [13] 李练兵,孙腾达,曾四鸣,等. 基于多端行波时差的配电网故障定位方法[J]. 电力系统保护与控制,2022,50(3):140-147.
LI Lianbing, SUN Tengda, ZENG Siming, et al. Fault location method for distribution networks based on traveling wave time difference[J]. Power System Protection and Control,2022,50(3):140-147.
- [14] 白浩,钟振鑫,李巍,等. 基于CEEMD和NTEO的故障行波定位方法[J]. 电力系统保护与控制,2022,50(20):50-59.
BAI Hao, ZHONG Zhenxin, LI Wei, et al. A fault traveling wave location method based on CEEMD and NTEO[J]. Power System Protection and Control,2022,50(20):50-59.
- [15] 吴大立,尹项根,张哲,等. 行波测距硬件系统的设计与实现[J]. 继电器,2006,34(8):20-23.
WU Dali, YIN Xianggen, ZHANG Zhe, et al. Study and design of traveling wave fault location hardware system[J]. Relay,2006,34(8):20-23.
- [16] WANG Lei, LIU Hu, DAI Lyu, et al. Novel method for identifying fault location of mixed lines[J]. Energies,2018,11(6):1-19.
- [17] TAMURA K, YASUDA K. A bio-inspired based optimization algorithm for industrial engineering problems[J]. Engineering Applications of Artificial Intelligence,2019,82:148-174.
- [18] KALAIR A, ABAS N, KHAN N. Comparative study of HVAC and HVDC transmission systems[J]. Renewable and Sustainable Energy Reviews,2016,59(6):1653-1675.
- [19] 高西全,丁玉美. 数字信号处理[M]. 西安:西安电子科技大学出版社,2008.
- [20] 陈金玲,李红斌,冯凯. Rogowski线圈电流互感器的全数字化设计[J]. 高压电器,2006,42(6):450-452.
CHEN Jinling, LI Hongbin, FENG Kai. All-digital design of Rogowski coil current transformer[J]. High Voltage Apparatus,2006,42(6):450-452.
- [21] 邸志刚,贾春荣,郑绳植. 用于小电流测量的高精度Rogowski线圈的研究与设计[J]. 电气应用,2005,24(5):62-65.
DI Zhigang, JIA Chunrong, ZHENG Shengxuan. The research and design of high precise Rogowski coil used to measure small current[J]. Electrotechnical Application,2005,24(5):62-65.
- [22] 李伟,尹项根,张哲,等. 用于电子式电流互感器的压频变换积分新方法[J]. 电力系统自动化,2008,32(8):88-91.
LI Wei, YIN Xianggen, ZHANG Zhe, et al. New voltage-to-frequency conversion method for electronic current transformer[J]. Automation of Electric Power System,2008,32(8):88-91.
- [23] 陈鹏,陆俭国,杨彦杰,等. 基于Rogowski线圈和数字信号处理的交流电流测量[J]. 继电器,2005,33(18):23-26.
CHEN Peng, LU Jianguo, YANG Yanjie, et al. AC current measurement based on Rogowski coil and digital signal processing[J]. Relay,2005,33(18):23-26.

(下转第132页)

- [22]叶林,苗丽芳,苏剑,等.基于阻抗特性的IIDG孤岛保护与故障穿越协调运行方法[J].电力系统自动化,2017,41(18):67-73.

YE Lin, MIAO Lifang, SU Jian, et al. Impedance characteristics based coordinated operation method for islanding protection and fault ride-through of inverter interfaced distributed generator[J]. Automation of Electric Power Systems, 2017;41(18), 67-73.

- [23]LIU Menghu, ZHAO Wei, WANG Qing, et al. Compatibility issues with irregular current injection islanding detection methods in multi-DG units equipped with grid-connected transformers[J]. IEEE transactions on power electronics, 2022. 37(3):3599-3616.

- [24]乔一达,吴红斌,吴通华,等.含逆变型分布式电源的配电网分区域电流保护[J].电工技术学报,2022,37(S1):134-144.

QIAO Yida, WU Hongbin, WU Tonghua, et al. A partitioned current protection scheme of distribution network

with inverter interfaced distributed generator[J]. Transactions of China Electrotechnical Society, 2022, 37(S1):134-144.

作者简介:

张健(1992—),男,助理工程师,主要从事电力系统及其自动化研究工作。E-mail:243415280@qq.com。

李允博(1999—),男,硕士生,主要从事有源配电网研究工作。E-mail:liyunbo@stu.xjtu.edu.cn.

郭鹏(1977—),男,主要从事电力系统及其自动化研究工作。E-mail:gopng@163.com。

李衡(1988—),男,主要从事电力系统及其自动化研究工作。E-mail:870602614@qq.com。

杨兰均(1968—),男,教授,博士生导师,主要从事新型电力系统和脉冲功率技术研究工作。E-mail:yanglj@mail.xjtu.edu.cn。

张庆如(2000—),男,硕士生,主要从事配电网仿真研究工作。E-mail:18335798325@stu.xjtu.edu.cn。

(上接第75页)

作者简介:

都磊(1983—),女,工程师,从事电力系统继电保护工作。

周东杰(1983—),男,高级工程师,主要从事继电保护领域嵌入式硬件平台研究。E-mail:xjtc_zhoudongjie@126.com。

郝慧贞(1982—),女,高级工程师,主要从事电力系统继电保护工作。E-mail:hhz1030@163.com。

牟涛(1981—),男,高级工程师,主要从事电力系统继电保护工作。E-mail:mutao_12@163.com。